

Тема доклада: «Микропроцессоры «Эльбрус»: состояние и перспективы»

Авторы доклада, сотрудники ЗАО МЦСТ: **Ким А.К.,** ген. директор, [kim@mcst.ru](mailto:kim@mcst.ru); **Бычков И.Н.,** нач. отдела, [ignat@mcst.ru](mailto:ignat@mcst.ru); **Волконский В.Ю.,** нач. отделения, [vol@mcst.ru](mailto:vol@mcst.ru); **Воробушков В.В.,** нач. сектора, [vvv@mcst.ru](mailto:vvv@mcst.ru); **Груздов Ф.А.,** нач. отдела, [fg@mcst.ru](mailto:fg@mcst.ru); **Парахин Ю.Н.,** нач. отделения, [py@mcst.ru](mailto:py@mcst.ru); **Сахин Ю.Х.,** нач. от-деления, [yuli@mcst.ru](mailto:yuli@mcst.ru); **Семенихин С.В.,** нач. отделения, [svs@mcst.ru](mailto:svs@mcst.ru); **Слесарев М.В.,** нач. сектора, [mish@mcst.ru](mailto:mish@mcst.ru); **Фельдман В.М.,** зам ген. директора, [feld@mcst.ru](mailto:feld@mcst.ru), К.А.Трушкин, менеджер продукта, [trushkin\\_k@mcst.ru](mailto:trushkin_k@mcst.ru)  
Докладчик: К.А.Трушкин

Аннотация: В докладе проводится обзор текущего состояния микропроцессорной линейки Эльбрус, разработанной коллективом ЗАО МЦСТ. Рассматриваются особенности архитектуры и реализации микропроцессоров Эльбрус, позволяющие успешно использовать их в области высокопроизводительных вычислений. Описываются планы выпуска следующих поколений процессоров Эльбрус и возможность их применения в суперкомпьютерах.

Тезисы:

Задача построения суперкомпьютера эксафлопсного диапазона, как это было показано в отчёте проекта УНРС, не может быть реализована на основе существующих технологий и компонентов с приемлемыми затратами энергии. Индустрия должна найти новые технологические решения, либо новые подходы к организации вычислений. С этой точки зрения процессоры архитектуры Эльбрус, принадлежащие к классу VLIW процессоров, являются одной из альтернатив процессорам с традиционной архитектурой RISC.

Ключевой идеей построения архитектуры Эльбрус является явное указание процессору параллельно исполняемых инструкций, при этом анализ независимости и планирование инструкций выполняет компилятор. С одной стороны, это позволяет отказаться от сложной и энергоёмкой аппаратуры обеспечения внеочередного исполнения инструкций, используемой в современных RISC процессорах, и, с другой стороны, делает осмысленным расширение парка исполнительных устройств и повышение предельной производительности на такт до уровней, превосходящих возможности конкурентов.

Текущая реализация архитектуры Эльбрус позволяет запускать на исполнение в каждом такте до 4 независимых операций с плавающей запятой с двойной точностью (в том числе четырёхоперандных типа FMA), одновременно осуществляя целочисленные вычисления, загрузку операндов из памяти, проверку логических условий, подготовку и осуществление переходов – всего до 18 операций в одной широкой команде на линейных участках кода и до 23 операций при выполнении циклов. Реализованы механизмы программной асинхронной загрузки данных, возможность эффективно осуществлять переходы без использования предсказателя переходов и программно-управляемое переупорядочивание операций.

Наличие компилятора с богатым набором оптимизаций и качественным планировщиком является ключевым условием для успеха процессоров класса VLIW. В случае процессора Эльбрус это особенно важно для эффективного использования программно-управляемых механизмов аппаратуры. Такой компилятор для языков C, C++, Fortran 77 разработан и постоянно развивается. С точки зрения высокопроизводительных вычислений, особенно важны его возможности по оптимизации расчётных программ, использующих вычисления с

плавающей запятой. На наборе из 10 «вещественных» задач пакета SPEC 2000 компилятор смог обеспечить заполнение широкой команды в среднем более чем 5 операциями (максимум – более 11 операций). Также важны возможности по автоматическому и ручному распараллеливанию. Благодаря автоматической векторизации, на 5 задачах из пакетов SPEC95 FP и SPEC2000 FP удалось сократить количество исполняемых инструкций в основном потоке в среднем в 1.7 раза (по сравнению с последовательной версией программы), при этом реальное ускорение составило в среднем 1.4 раза из-за влияния подсистемы памяти и других блокировок. Для распараллеливания вручную компилятор предоставляет поддержку OpenMP, также реализована библиотека MPI.

В настоящее время серийно производится процессор Эльбрус-2С+, содержащий 2 ядра архитектуры Эльбрус и работающий на частоте 500 МГц. Результаты замеров его производительности доказывают перспективность выбранных архитектурных решений: в среднем, на задачах SPEC2000 FP производительность 500-МГц процессора сравнима с производительностью процессоров линейки Core2 Duo с рабочей частотой 1.2 ГГц, а на отдельных задачах (не входящих в пакет SPEC 2000) сопоставимы с производительностью процессоров Core2 на частоте 3 ГГц.

Характеристики высокопроизводительной системы определяются не только ядром процессора, но и его возможностями по коммуникации. Процессоры Эльбрус-2С+ можно объединять в когерентные NUMA-системы, содержащие до 4 процессоров. Для дальнейшего объединения 4-процессорных систем в кластеры можно использовать быстрые каналы ввода-вывода, работающие по протоколу RDMA и обеспечивающие минимальную задержку при передаче сообщений.

Важным для нужд эксафлопных вычислений является вопрос отладки программ. В архитектуре Эльбрус аппаратно реализована технология защищённых вычислений, позволяющая на порядок ускорить процесс поиска ошибок. У программы, исполняющейся в режиме защищённых вычислений, контролируются все обращения в память на предмет выхода за разрешённый диапазон адресов, блокируется некорректная работа с указателями на локальные (временные) объекты и диагностируется использование неинициализированных данных.

Одной из важных проблем при переходе на новую архитектуру является перенос ПО. Для переноса программ с архитектуры x86 на архитектуру Эльбрус реализована программная прослойка, позволяющая исполнять двоичные файлы x86 на аппаратуре Эльбрус без перекомпиляции с достаточно высокой скоростью, сравнимой со скоростью работы равночастотного процессора Pentium 3.

В настоящее время заканчивается подготовка к выпуску очередного процессора архитектуры Эльбрус – «Эльбрус-4С», имеющего 4 ядра и работающего на частоте 1 ГГц. Этот процессор может представлять практический интерес для производителей суперкомпьютеров.

Дальнейшее развитие линейки связано с увеличением количества ядер, переходом на более тонкие нормы производства и архитектурными улучшениями. Также пополняется набор программного обеспечения для платформы Эльбрус, в частности, разрабатываются Java-машина и компилятор для языка Fortran-90, также расширяются возможности ОС. Поддерживается и развивается библиотека математических функций eml.