

## **Гибридная суперЭВМ Московского физико-технического института и перспективы ее развития**

*Воронков И.М., Пантюхин Д.В.*

**Аннотация:** Приводится описание современного суперкомпьютерного комплекса, который был построен в МФТИ для проведения исследований, а также для подготовки специалистов, которые смогут в полной мере использовать вычислительные мощности современных суперкомпьютеров при решении различных задач. Представлен обзор существующих направлений развития вычислительной техники, которая будет доступна в ближайшее время и наиболее ярко подчеркивает необходимость изменения как алгоритмических, так и архитектурных решений для достижения экзафлопной производительности. Описан создаваемый пакет прикладных программ «Neuron-GPU».

**Ключевые слова:** Физтех, МФТИ, гибридная суперЭВМ, нейронные сети, нейрокомпьютер, графические процессоры, CUDA, «Neuron-GPU».

## **Hybrid supercomputer of Moscow Institute of Physics and Technology and its perspectives**

*Voronkov I.M., Pantiukhin D.V.*

**Abstract:** This article describes the modern supercomputer complex which was built in MIPT to conduct research, as well as for students training who will be able to fully utilize the processing power of modern supercomputers to solve various problems. This article also provides an overview of current trends in the development of computer technology, which will be available in the near future and is most clearly stresses the need for changes in both algorithmic and architectural solutions to achieve Exascale Performance. Perspective toolbox «Neuron-GPU» is described.

**Keywords:** Fiztech, MIPT, hybrid supercomputer, neural network, neurocomputer, GPU, CUDA, «Neuron-GPU».

### **1. Введение**

В настоящее время существует повышенный интерес к исследованиям путей реализации суперкомпьютеров, производительность которых будет на уровне 1 экзафлоп и более. В первую очередь такой интерес связан с общим пониманием – электроника вышла на необходимый уровень, который позволяет единичные образцы суперкомпьютеров построить уже к 2015 с пиковой производительностью в 100 петафлоп. Таким образом, до начала строительства экзафлопных суперкомпьютеров осталось буквально несколько лет, поскольку рубеж 10 петафлоп уже достигнут [1]. Планы по развитию рынка суперкомпьютерных вычислений в последнее время озвучивали все лидирующие производители вычислительной техники, подробнее о некоторых перспективных направлениях будет рассмотрено в конце статьи. История развития вычислительной техники и основные предпосылки принципиального изменения архитектуры вычислительных систем при переходе к системам экзафлопной производительности подробно рассмотрены ранее в этом издании [2]. Поэтому переходя от общих рассуждений в плоскость конкретных исследований кратко можно отметить, что формирование идеологии построения суперкомпьютерного центра МФТИ на базе графических процессоров NVIDIA имеет многолетнюю историю, связанную с историей развития вычислительной техники и выбранным направлением по разработке алгоритмической и программной реализации основы для суперкомпьютерных вычислений [3-5]. Принципиальным моментом в данном случае является формирование так называемых двухслойных

архитектур ЭВМ. Отдельно необходимо подчеркнуть, что разработка алгоритмических основ суперкомпьютерных вычислений в первую очередь направлена на подготовку необходимого базиса для решения новых задач, требующих экзафлопной и более производительности. Необходимость изменения как алгоритмических, так и архитектурных решений для достижения экзафлопной производительности косвенно или прямо подтверждается ростом числа процессоров в суперкомпьютерах и прогнозами по дальнейшему росту числа процессоров.

## **2. Описание суперЭВМ на базе графических процессоров**

В 2005 году появилась возможность эффективной реализации двухслойных архитектур для решения широкого круга задач с появлением процессоров NVIDIA G70, в которых была применена поточно-конвейерная архитектура и революционное развитие системы программирования от специализированных шейдерных языков таких как Cg, GLSL и HLSL к программно-аппаратной архитектуре CUDA (англ. Compute Unified Device Architecture), поддерживаемой последующими поколениями процессоров начиная с чипа G80(2006г.), который первым получил унифицированную шейдерную архитектуру.

Коллектив сотрудников МФТИ первыми в России реализовал исследовательский 16-ти узловой кластер на базе процессоров NVIDIA G70 с экспериментальным прикладным программным обеспечением и показал [4-5], что эффективность двухслойных архитектур по сравнению со стандартной кластерной реализацией на тот период развития вычислительной техники была выше на порядок и более в различных прикладных задачах. В 2007 году коллектив успешно развил опыт работы с двухслойными архитектурами на кластер использующий процессоры NVIDIA G80 (первые процессоры поддерживающие NVIDIA CUDA).

Опыт эксплуатации экспериментальной системы и анализ тенденций развития вычислительной техники в целом и процессоров NVIDIA в частности позволил разработать и реализовать проект суперкомпьютерного центра МФТИ [6].

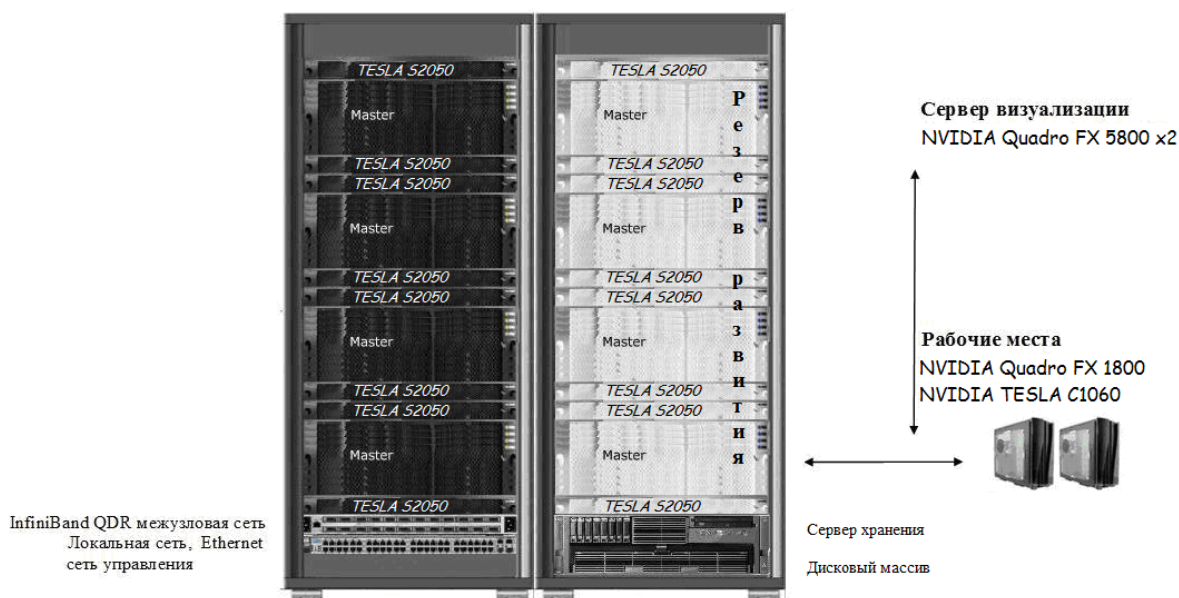
### **2.1. Архитектура суперкомпьютерного комплекса**

Суперкомпьютерный комплекс расположен в нескольких помещениях: серверная комната и учебно-демонстрационная комната. Схематично комплекс отображен на рисунке 1. Комплекс состоит из 4 вычислительных узлов (планировалось и дальнейшее расширение), сервера хранения к которому подключен дисковый массив, сервера визуализации и двух сетей коммутации Gigabit Ethernet и InfiniBand QDR, а также в состав комплекса входят рабочие станции.

Сеть управления всеми компонентами комплекса построена на двух Gigabit Ethernet свитчах с резервированием. А для межузловых взаимодействий используется свитч InfiniBand QDR, к которому в том числе подключен сервер хранения. Общий объем доступного дискового массива ~20ТВ (2ТВ Seagate SATA Mounted in Drive Carrier 12 Pack RAID5 +2 Hot Spare).

Каждый вычислительный узел состоит из 2 шестиядерных центральных процессоров Intel® Xeon® Processor X5670, которые размещены на одной материнской плате с оперативной памятью DDR-3 (1066 MHz) ECC общим объемом 92 GB. К каждому вычислительному узлу подключено по 2 вычислительных системы NVIDIA® Tesla™ S2050, которые оснащены памятью 12 GB GDDR5, потребляют не более 900Вт и при этом позволяют достичь производительности 2.5 Тфлоп с числами одинарной и двойной точности в соответствии со стандартом IEEE 754. Таким образом, каждый вычислительный узел позволяет достичь 5 Тфлоп производительности, а суммарная производительность суперЭВМ ~20 Тфлоп.

Сервер визуализации оснащен двумя графическими платами NVIDIA Quadro FX 5800, а также подключен к серверу хранения напрямую, что позволяет визуализировать результаты вычислений на многоэкранные системы с высоким разрешением.



**Рис. 1 Схематичный внешний вид комплекса**

Рабочие станции также используют современный вычислительный процессор NVIDIA® Tesla™ C1060 и профессиональную графическую плату NVIDIA Quadro FX 1800, сбалансированное по цене и производительности решение, которое поддерживается большим числом программных продуктов в том числе и для нужд графики и с системами САПР. Вычислительный процессор NVIDIA® Tesla™ C1060 в составе рабочей станции позволяет решать определенные задачи без использования суперЭВМ, а также проводить разработку и отладку программного обеспечения. Для сложных и ресурсоемких задач процесс перехода от рабочей станции к использованию суперЭВМ связан с двумя принципиальными моментами – 1) использование нескольких вычислительных плат на одном сервере и 2) организация взаимодействия между несколькими вычислительными узлами при решении конкретной задачи.

*Системное программное обеспечение суперкомпьютерного комплекса*

Общемировая практика использования свободного программного обеспечения в образовательных и научных учреждениях была поддержана на текущем этапе создания суперкомпьютерного центра МФТИ. В итоге после анализа основного круга задач, исследование которых планируется вести в ближайшие годы, а также существующего программного обеспечения для решения таких задач, было принято решение остановить выбор операционной системы для вычислительных серверов на CentOS 5.x

В целях унификации программного обеспечения и системы администрирования всего комплекса суперкомпьютера в качестве операционной системы сервера хранения также используется CentOS 5.x

Отдельным исследованием на суперкомпьютере запланировано сравнение с развивающимися операционными системами - Ubuntu-Server и openSUSE, а также с Windows HPC Server 2008 R2.

Для рабочих (учебных) станций была выбрана multi-OS конфигурация из популярных среди студентов Ubuntu 10.10 и Windows 7, что позволяет проводить обучение технологиям CUDA, OpenCL и DirectCompute.

#### *Инструментальные системы*

Основными вычислительными элементами в составе серверов являются графические процессоры TESLA NVIDIA, для организации вычислений используется CUDA Toolkit 3.2 и запланировано обновление до CUDA Toolkit 4.0.

Вычисления с использованием нескольких серверов организованы за счет использования Open MPI 1.4.3, пакет входит в состав программного обеспечения QLogic OFED+ поставляемого как часть QLogic Infiniband Fabric Suite software package. Планируется провести исследования технологии GPUDirect, позволяющей проводить более эффективно расчеты на графических платах, установленных в различных вычислительных серверах соединенных посредством Infiniband.

Также на вычислительных серверах установлен последний пакет примеров использования графических процессоров GPU Computing SDK.

### **2.2. Краткое описание комплекса лабораторных работ**

Комплекс лабораторных работ для обучения студентов МФТИ в рамках курсов по суперкомпьютерным вычислениям постоянно развивается и дополняется примерами решения сложных задач на суперЭВМ и на сегодняшний день содержит следующие лабораторные работы [7-10]:

- Использование пакета MATLAB для работы с современными графическими платами;
- Генератор псевдослучайных чисел на архитектуре GPU. Применение генераторов случайных чисел для решения уравнения освещенности;
- Реализация быстрого преобразования Фурье с помощью графических плат;
- Нейросетевые алгоритмы классификации данных на графических процессорах;
- Нейросетевые алгоритмы кластеризации данных на графических процессорах;
- Синтез однослойных нейронных сетей переменной структуры;
- Сравнение производительности нейросетевых вычислений между GPU (технология NVIDIA CUDA ) и многоядерными ЭВМ (технология Intel MKL);
- Решение задачи обнаружения и измерения координат целей на фазированных антенных решетках с применением высокопроизводительной ЭВМ;
- Обработка стереопары изображений и построение трёхмерной карты сцены с применением технологии CUDA;
- Сжатие изображений на графических процессорах с использованием нейронных сетей;
- Исследование скорости обнаружения объектов в видеопотоке с применением суперкомпьютеров;
- Распознавание лица (идентификация личности) человека с применением суперкомпьютеров;
- Извлечение изображений из базы данных по схожим изображениям с применением суперкомпьютеров;
- Сборка de novo коротких ДНК-последовательностей;
- Картирование коротких прочтений ДНК-последовательностей на большие объемы геномных последовательностей;
- Рендеринг методом решения уравнений освещенности с использованием метода Path Tracing на GPU;

- Распределение процесса рендеринга на GPU кластер (вычисление интеграла Монте-Карло в задаче рендеринга на кластере);
- Быстрый поиск геометрии в структуре данных Kd-Tree методом Short-stack Restart, Short-stack Spilling, Long-Stack, Ropes, Mailboxing) для задачи трассировки лучей на GPU.

### **3. Направления развития и исследований**

Суперкомпьютерные технологии характеризуются бурным развитием, появлением новых технологий и техники. На пути к экзафлопной производительности необходимость изменения как алгоритмических, так и архитектурных решений для ее достижения наиболее ярко подчеркивают следующие направления:

#### *Направление GPU*

Компания NVIDIA представила следующее поколение графической CUDA-архитектуры для параллельных вычислений с рабочим названием Kepler. В настоящее время чипы NVIDIA выпускаются на фабриках TSMC по 40-нм техпроцессу, что в целом сравнимо с возможностями другого известного контрактного производителя GPU, компании GLOBALFOUNDRIES.

Далее – в 2013 году, наступит черёд новой микроархитектуры с рабочим названием Maxwell, выпуск которой, скорее всего, будет налажен на линиях с соблюдением норм 20-нм техпроцесса.

Ввод новых архитектур GPU сопровождается планами NVIDIA по удвоению точности вычислений с плавающей запятой с вводом каждого нового поколения с одновременным снижением энергопотребления и многократным увеличением производительности.

Необходимо обратить особое внимание на то, что прирост производительности новых поколений графических архитектур в первую очередь привязывается к эффективности их энергопотребления. Таким образом, удельная, если так можно выразиться, производительность чипов Kepler ожидается примерно с трёхкратным превышением возможностей Fermi, а вычислительные способности на Ватт у GPU класса Maxwell превысят возможности Tesla примерно в 16 раз.

Компания NVIDIA в содружестве с PGI (The Portland Group, подразделение STMicroelectronics по разработке компиляторов для HPC) объявили новое CUDA-ускоряемое решение - SDK CUDA-x86. До сих пор технология параллельных вычислений CUDA функционировала в системах с графическими чипами NVIDIA. С появлением CUDA-x86, в частности, компилятора PGI CUDA C, разработчики приложений могут оптимизировать приложения CUDA для любых настольных и серверных систем с процессорной архитектурой x86, максимально используя многоядерность и потоковые инструкции SIMD (Single Instruction Multiple Data) процессоров Intel и AMD для параллельных вычислений.

#### *Направление ARM*

Необходимо отметить, что в настоящее время архитектура x86 не является единственно возможной архитектурой центральных процессоров. Одним из конкурентов является архитектура ARM (ранее Advanced RISC Machine — усовершенствованная RISC-машина, предшественник — Acorn RISC Machine) — 32-битная архитектура набора команд с сокращённым набором команд, разрабатываемая ARM Limited. В настоящее время данная архитектура практически доминирует в мобильных приложениях и разработчики современных операционных систем поддерживают исполнение приложений на процессорах этой архитектуры. Более того, компания NVIDIA представила Project Denver - новую аппаратную

платформу для создания компьютеров различных классов, от настольных до суперкомпьютерных систем [11]. По мнению представителей компании NVIDIA, ARM-процессор более эффективен и экономичен в энергопотреблении. По словам представителей NVIDIA, концепция Denver предполагает интенсивное использование возможностей видеоускорителя не только по прямому назначению, но и для любых вычислений (при этом сам видеоускоритель и ядро процессора будут размещены на одном чипе). Такой гибрид может применяться как при эксплуатации видеоигр, требующих поддержки продвинутой 3D-графики, так и в высокопроизводительных вычислительных системах. Компания Microsoft объявила о планах по созданию следующей версии Windows, совместимой с платформой ARM [12].

В Барселонском суперкомпьютерном центре консорциум, состоящий из лидирующих компаний Европы и исследовательских институтов ведет работу над проектом Mont-Blanc [13], цель которого создать полнофункциональный высокопроизводительный суперкомпьютер, основанный на чипах, используемых сегодня во встраиваемых системах, и преодолеть ограничения, обнаруженные в этом прототипе, а также создать приложения, способные использовать преимущества такого экзафлопсного суперкомпьютера. Bloomberg сообщил [14] со ссылкой на собственные анонимные источники о том, что компания HP (Hewlett-Packard) собирается продавать серверы с процессорами ARM, созданные техасским стартапом Calxeda из города Остин.

Стоит отметить, что частью Calxeda владеет компания ARM. В данном случае, как сообщается, процессоры ARM предполагается использовать в создании центров обработки данных, для которых энергопотребление является критически важным параметром. Серверный процессор Calxeda с четырьмя ядрами ARM Cortex A9 потребляет всего 5 Вт с учётом связанной памяти DRAM. По словам компании, чип способен обеспечить 5—10-кратное преимущество по производительности и 15—20-кратное преимущество по соотношению цены и производительности по сравнению с традиционными процессорами. Компания Marvell Technology представила подобный чип в прошлом году, используемый в настоящее время в тестовых системах.

#### *Направление реконфигурируемых чипов*

Однако, вместе с центральным направлением на использование ставшей уже классической двухслойной архитектурой вычислительных кластеров необходимо учитывать разработки ведущих производителей вычислительной техники, таких как INTEL, AMD, IBM, Xilinx, а также отслеживать появляющиеся новые решения, например, Tabula. Компания Tabula выпустила новый дешёвый тип микрочипов, способный на лету изменять свою аппаратную структуру. Логическая структура кристалла способна изменять конфигурацию, как только новый аппаратный дизайн становится доступен. Благодаря этому устройства в будущем могут получать аппаратные обновления наряду с программными. Новые чипы семейства ABAH, созданные начинающей компанией Tabula, являются более дешёвыми и мощными конкурентами существующим перепрограммируемым чипам, известным как FPGA.

К сожалению, технология 3D-чипов пока ограничена лишь исследовательскими лабораториями, но в Tabula разработали способ преодоления данного недостатка, создав однослойный чип, который работает так, словно имеет 8 слоёв. Новые чипы Tabula при работе с обрабатываемыми данными, переключаются на 8 различных схем 1,6 миллиардов раз в секунду (1,6 ГГц). Сигналы на чипе проходят по этим различным схемам так, словно перемещаются по различным чипам. Такой подход приносит преимущества в скорости, ведь сигналы не должны

проходить огромный путь по плоскости чипа, чтобы достигнуть нужной части схемы, как это происходит в случае FPGA. По оценкам Tabula её чипы более чем в три раза меньше по плоскости, чем эквивалентные FPGA, что делает их в 5 раз дешевле при производстве, предоставляя при этом удвоенную плотность логики и почти в 4 раза более высокую производительность.

Как и в случае с FPGA, чипы компании Tabula содержат множество идентичных базовых логических блоков, которые могут быть запрограммированы на выполнение любой нужной логической функции. Память чипа хранит конфигурацию слоёв, на которые переключается чип.

В будущем распространение реконфигурируемых чипов, по мнению специалистов, позволит создавать гибкую программно-аппаратную комбинацию. В идеале аппаратная структура чипа сможет подстраиваться под определённые задачи, выполняя их максимально эффективно. При должном интересе со стороны основных производителей электроники подобные технологии могут быть использованы в перспективных разработках микропроцессоров.

#### *Направление Intel MIC*

Новая тестовая платформа MIC компании Intel с кодовым именем Knights Ferry уже начала поставляться избранным разработчикам. Преимуществом платформы MIC является совместимость с архитектурой x86: для получения значительных преимуществ существующее ПО не придётся полностью переписывать, как в случае с графическими ускорителями.

Новые компиляторы Intel позволяют оптимизировать программное обеспечение для максимально эффективного автоматического распределения задач между процессорами Intel Xeon и MIC. Корпорация Intel утверждает, что тесное взаимодействие серверных процессоров и модулей MIC позволяет добиться эффективного решения самых сложных высокопараллельных задач.

#### **4. О создании пакета программ «Neuron-GPU»**

В настоящее время в современных системах появляется значительное число сложных интеллектуальных задач, решение которых невозможно классическими методами. Появляется все большее и большее число сложно формализуемых, слабоформализуемых и неформализуемых задач, которые решаются методами нейроматематики [15] – раздела вычислительной математики, связанного с решением задач в нейросетевом логическом базисе [16,17,3]. Наблюдается большое разнообразие задач и нейросетевых методов их решения и, в связи с этим, актуальна задача создания пакета прикладных программ который реализует эти методы на современных суперЭВМ.

Разрабатываемый пакет прикладных программ «Neuron-GPU» предназначен для решения достаточно широкого круга сложных задач. В соответствии с этим он может быть представлен в виде набора следующих модулей:

- А) Системные модули;
- Б) Базовые математические модули;
- В) Базовые нейросетевые модули;
- Г) Модули обработки векторных данных;
- Д) Модули обработки изображений;
- Е) Модули обработки сигналов;
- Ж) Модули моделирования и управления;
- И) Модули тестирования;
- К) Модули визуализации информации.

Этот пакет будет работать как на *персональных* масштабируемых суперЭВМ на базе GPU (графических процессоров) так и на больших (кластерных) суперЭВМ с одним или несколькими графическими ускорителями в каждом узле.

**А)** В состав системных модулей пакета программ «NeuronGPU» входят следующие:

- системный интегратор: операционная система, управление заданиями и т.п.;
- подсистема хранения данных и управления базами данных;
- подсистема ввода\вывода информации и интерфейс пользователя.

**Б)** В пакете программ «NeuronGPU» предусмотрены следующие математические модули:

- модуль быстрого преобразования Фурье;
- модуль базовых векторных и матричных операций;
- генератор случайных чисел;
- модуль обращения матриц и решения систем линейных алгебраических уравнений;
- модуль решения систем дифференциальных уравнений;
- библиотека вычисления нелинейных функций и их производных (функций активации,  $\sin$ \cos и др.).

**В)** Будут реализованы, по крайней мере, нейронные сети и методы их обучения для следующих типов сетей:

- нейронная сеть прямого распространения (перцептрон, РБФ, Wavelet, растущие нейронные сети и др.);
- нейронные сети с обратными и перекрестными связями (Элман, Хопфилд и др.);
- самоорганизующиеся сети (карты Кохонена), клеточные нейронные сети;
- нейронная сеть СМАС и ее модификации (аналог структуры мозжечка);
- нейронная сеть с частотно-импульсным представлением сигналов (спайковая, spiking).

**Г)** В соответствии с видом входной информации:

- вектора действительных чисел;
- 2D изображения;
- 3D изображения,

реализуемые в пакете программ «NeuronGPU» архитектуры нейронных сетей имеют следующий вид:

- многослойная нейронная сеть с векторным входом;
- 2D клеточная нейронная сеть;
- 3D клеточная нейронная сеть.

Модуль обработки векторных данных в свою очередь будет состоять из следующих модулей:

- классификации;
- кластеризации;
- аппроксимации;
- генерации начальных значений коэффициентов нейронных сетей для уменьшения времени сходимости;
- модуль генерации тестовых сигналов для проверки качества работы.

**Д)** Модуль обработки 2D и 3D изображений представляет собой набор подмодулей, выполняющих следующие функции:

- сегментация изображений;
- сжатие изображений;



- вычисление параметров текстурных изображений;
- генерация (адаптивных) сеток;
- 2D и 3D аппроксимация и реконструкция сцен.

**Е) Модуль обработки сигналов** представляет собой набор следующих подмодулей:

- модуль быстрого преобразования Фурье;
- модуль корреляционной обработки;
- модуль нейронной сети с вейвлетной функцией активации;
- модуль нейросетевой экстраполяции сигналов;
- модуль обработки динамических (видео) изображений.

**Ж) Модуль моделирования и управления** предназначен для решения трех основных задач теории и практики нейроуправления:

- нейросетевой идентификации динамических объектов и построения их моделей;
- решения обратных задач;
- синтез нейроконтроллеров.

**И) Основной задачей модуля тестирования** является расчет и визуализация качества решения той или иной задачи в зависимости от количественного показателя сложности задачи и числа процессорных (CPU, GPU) элементов.

**К) Модуль визуализации** информации предоставляет возможность агрегации и отображения различной информации на различных устройствах, в том числе 3D дисплеях.

### **Литература**

1. Japan's K Computer Tops 10 Petaflop/s to Stay Atop TOP500 List, <http://www.top500.org/lists/2011/11/press-release>
2. **Галушкин А.И.** Об архитектуре эксафлопных вычислительных систем (варианты исследований с использованием нейросетевых технологий). Информация и связь, текущий номер, 2011 г
3. **Галушкин А.И.** Нейронные сети: основы теории, Издательство «Горячая линия – Телеком», М. 2010 г
4. **Галушкин А.И.** и др., Программный комплекс «Нейроматематика», Рабочий проект, ОКР по теме ИТ-13.3/001 «Разработка прикладных технологий для инженерных задач с плотными системами уравнений и сверхбольшим числом неизвестных», Москва, октябрь 2006.
5. **Galushkin A.I.** and others, «Neuromathematics - Open platform to accelerate complex applied math problems solutions using neural network algorithms», 20th International Joint Conference on Neural Networks, Orlando, August 2007
6. **Галушкин А.И.** и др., Отчет о комплексе лабораторных работ для суперкомпьютерного центра МФТИ «Обработка экспериментальных данных с использованием суперЭВМ на базе графических процессоров», МФТИ, Москва, сентябрь 2011
7. **Загоруйко С.Н.** Ускорение вычисления быстрого преобразования Фурье на графических процессорах, Труды 54-й научной конференции МФТИ «Проблемы фундаментальных и прикладных естественных и технических наук в современном информационном обществе». — М.: МФТИ, 2011.
8. **Пантюхин Д.В.** Вычисление обратной корреляционной матрицы модифицированным методом Грамма–Шмидта на языке CUDA, Труды 54-й научной

конференции МФТИ «Проблемы фундаментальных и прикладных естественных и технических наук в современном информационном обществе». — М.: МФТИ, 2011.

9. **Шумский В.А.** Система фотореалистичного рендеринга на архитектуре GPU, Труды 54-й научной конференции МФТИ «Проблемы фундаментальных и прикладных естественных и технических наук в современном информационном обществе». — М.: МФТИ, 2011.

10. **Нгуен Х.В.** Применение нейронных сетей для нахождения вектора движения в задаче кодирования видеопоследовательности со стандартом H.264/AVC, Труды 54-й научной конференции МФТИ «Проблемы фундаментальных и прикладных естественных и технических наук в современном информационном обществе». — М.: МФТИ, 2011.

11. “Project Denver” Processor to Usher in New Era of Computing NVIDIA, <http://blogs.nvidia.com/2011/01/project-denver-processor-to-usher-in-new-era-of-computing/>

12. Microsoft Announces Support of System on a Chip Architectures From Intel, AMD, and ARM for Next Version of Windows, <http://www.microsoft.com/presspass/press/2011/jan11/01-05SOCsupport.mspx>

13. Mont-Blanc, European scalable and power efficient HPC platform based on low-power embedded technology, [http://cordis.europa.eu/search/index.cfm?fuseaction=proj.document&PJ\\_LANG=EN&PJ\\_RCN=12210066&q=BB5D3971C39780DF85F77D9B1030D4F3&pid=0&type=pro](http://cordis.europa.eu/search/index.cfm?fuseaction=proj.document&PJ_LANG=EN&PJ_RCN=12210066&q=BB5D3971C39780DF85F77D9B1030D4F3&pid=0&type=pro)

14. Hewlett-Packard Challenges Intel Picking ARM Server Chips: Tech, <http://www.bloomberg.com/news/2011-10-26/hewlett-packard-said-to-plan-arm-based-servers-in-challenge-to-intel-tech.html>

15. Нейроматематика, т.6 серии «Нейрокомпьютеры и их применение» под ред. проф. А.И. Галушкина // Изд-во ИПРЖР, 2002г.

16. **Галушкин А.И.** Теория нейронных сетей // Изд-во ИПРЖР, М.2000г.

17. **Galushkin A.I.** Neural network theory // Springer, 2007.

#### **Сведения об авторах**

1. **Воронков Илья Михайлович**, Московский физико-технический институт (государственный университет), ассистент кафедры «Интеллектуальные информационные системы и технологии»; Международный центр по информатике и электронике (ИнтерЭВМ), ведущий инженер. Окончил в 2007г. Московский физико-технический институт (государственный университет). Ученой степени и звания нет. Количество печатных работ и монографий: 38. Область научных интересов: нейронные сети и нейрокомпьютеры, параллельные вычисления, суперЭВМ, графические процессоры, CUDA. Email: [iliav\\_scn@mail.ru](mailto:iliav_scn@mail.ru)

2. **Пантюхин Дмитрий Валерьевич**, Московский физико-технический институт (государственный университет), ассистент кафедры «Интеллектуальные информационные системы и технологии»; ООО «Александрит», ведущий инженер. Окончил в 2004г. Московский физико-технический институт (государственный университет). Ученой степени и звания нет. Количество печатных работ и монографий: 45. Область научных интересов: нейронные сети и нейрокомпьютеры, параллельные вычисления, суперЭВМ, графические процессоры, CUDA. Email: [dim\\_beavis@mail.ru](mailto:dim_beavis@mail.ru), тел. +7(925)1237775.