

Эмуляция перспективных аппаратно-программных принципов на нестандартных кластерных суперкомпьютерах в рамках модели HPGAS

Emulation of advanced hardware-software principles on non-standard commodity clusters

Г.С.Елизаров, В.С. Горбунов, Л.К.Эйсымонт
G.S.Elizarov, V.S.Gorbunov, L.K.Eisymont

Аннотация

Рассматривается подход к реализации на кластерных суперкомпьютерах с многоядерными микропроцессорами, многосокетными платами, ПЛИС, высокореактивными и высокоскоростными коммуникационными сетями новых архитектурных принципов типа глобально-адресуемой памяти и гибридных мультитредовых потоковых моделей вычислений. Это должно поднять реальную производительность кластеров, а также обеспечить их применение для масштабного моделирования перспективных суперкомпьютеров.

Abstract

In this article authors describe approach to the implementation of new architectural principles with globally addressable memory and hybrid massive-multithreaded computation models on cluster-based supercomputers with multicore microprocessors, FPGA, many-sockets boards, high-redundant and high-speed communication networks. This must raise real performance of clusters and also provide appliance for large-scale simulation of advanced supercomputer systems.

Ключевые слова

Архитектура суперкомпьютеров, модели вычислений, массовая мультитредовость, динамические вычислительные графы, вычисления с управлением потоком сообщений, глобально адресуемая память, эмуляция, много- и мультиядерные микропроцессоры, ПЛИС.

Key words

Supercomputer architecture, execution models, massive multithreading, dynamic computation graphs, message-driven computation, globally addressable memory, multi- and manycore microprocessors, FPGA.

Базовая идея модели HPGAS состояла в том, чтобы для сокрытия от пользователя структурной сложности суперкомпьютеров и иерархии сетей, а также для обеспечения предельно возможных эффективных реализаций параллельных программ, оперировать новыми программными объектами – виртуальными сегментами (V-сегменты) общей памяти. Эти сегменты отражают вполне конкретные, реальные, уровни иерархии системы, и, в тоже время, скрывают в себе различия в методах доступа к памяти разных уровней. V-сегмент с учетом структурной иерархии суперкомпьютера привязывается к коммуникационной сети и определенной физической памяти, причем для программы пользователя это становится прозрачно. Специфика размещения V-сегмента на физической памяти и работы с ним по подходящей коммуникационной сети определяется в его дескрипторе, который задает методы выполнения обращения к памяти.

Первоначальная идея HPGAS сейчас скорректирована в сторону большей функциональности – иерархичность системы заключается в эффективной и скрытной от пользователя реализации высокоуровневых средств программирования, которые кроме обычных операций с виртуальными сегментами включают функционально сложные операции работы с сегментами памяти и взаимодействия процессов.

В начале реализации HPGAS вызывала определенные трудности из-за накладных расходов. Для преодоления этого были созданы разновидности глобально адресуемой памяти с использованием сети МВС-экспресс, последняя версия, например, содержит элементы синхронной транзакционной памяти. Исследованы варианты реализации коллективных операций, особенности работы многосокетных серверных платформ. Это позволило сформировать видение разных уровней реализации HPGAS, включая наиболее общий, использующий легкие треды-корутины. Главное в общей схеме – моделирование одновременного выполнения множества обращений к памяти, что должно обеспечить толерантность к задержкам выполнения операций со сложной иерархической памятью в модели HPGAS. При реализации предполагается активно использовать многоядерность коммерческих микропроцессоров, а также сотни специализированных узлов на ПЛИС.

Модель HPGAS планируется развивать, предполагается добавление: возможности более гибкого отображения виртуального адресного пространства на физическую память; средств отказоустойчивости; свойств транзакционной памяти в V-сегменты; новых операций с памятью, в том числе разных атомарных операций и операций для поддержки работы со статическими и динамическими графами вычислений; набора операций взаимодействия процессов.

В результате предпринятых усилий новые возможности открытых технологий смогут обеспечить эмуляцию элементов перспективных суперкомпьютеров на кластерах. Это можно и нужно применить как для решения практических задач, так и для исследований по архитектурам будущих суперкомпьютеров на базе специальных технологий.

Елизаров Георгий Сергеевич

ФГУП "НИИ "Квант", директор, область интересов – архитектура суперкомпьютеров, elizarov@rdi-kvant.ru.

RSI "Kvant", director, field of interest – supercomputer architecture, elizarov@rdi-kvant.ru.

Горбунов Виктор Станиславович

ФГУП "НИИ "Квант", заместитель директора по научной работе, область интересов – архитектура суперкомпьютеров, vitech@rdi-kvant.ru.

RSI "Kvant", director's deputy on scientific work, field of interest – supercomputer architecture, vitech@rdi-kvant.ru.

Эйсымонт Леонид Константинович

ФГУП "НИИ "Квант", научный консультант предприятия, окончил в 1973 Московский инженерно-физический институт, около 150 печатных работ, область интересов - архитектура и микроархитектура микропроцессоров, коммуникационных сетей и модулей памяти, системное программное обеспечение, оценочное тестирование производительности, verger-lk@yandex.ru, 8-903-521-90-32

RSI "Kvant", scientific advisor, graduate Moscow physical-engineering institute, about 150 publications, field of interest – architecture and microarchitecture of supercomputers, system software, performance evaluation testing. verger-lk@yandex.ru, 8-903-521-90-32